

# 基于 ZYNQ 开发板的 EDA 课程教学改革与实践

叶 勇 程 鸿 李 坤

(安徽大学 电子信息工程学院, 合肥 230601)

**摘要:**在“新工科”背景下,基于对先前 EDA 课程的学情分析,以工程实践应用为导向,提出了基于 ZYNQ 开发板的 EDA 课程教学改革。EDA 课程教学选用最新 FPGA 技术的 ZYNQ 开发板为教学实验与实践平台,提出构建闭环教学体系,改进教学与考核方式,增加对实践环节的考核,并对教学内容进行了重新设置。目的旨在注重培养学生的工程意识与素养、提高学生的工程实践能力和创新能力。

**关键词:**ZYNQ;EDA 课程;教学改革

中图分类号:G642.0

文献标识码:X

文章编号:1008-0686(2023)0 -0000-00

## Teaching reform and practice of EDA course based on ZYNQ development board

YE Yong CHENG Hong LI Kun

(School of Electronics and Information Engineering, Anhui University, Hefei 230601, China)

**Abstract:**In the context of “new engineering” discipline construction, this paper proposes the exploration of EDA course teaching reform based on ZYNQ development board. Our method is grounded on the analysis of the previous EDA course and oriented to the engineering practice application. The ZYNQ development board based on the latest FPGA technology is employed as the teaching experiment and practice platform, a closed-loop teaching system is built. We improved the teaching and assessment methods, added the assessment of the practice environment, and resets the teaching content. The aim is to focus on developing students’ engineering awareness and literacy, improving their ability to practice engineering and innovation.

**Key words:**ZYNQ; EDA course; teaching reform

“新工科”是国家为了适应新兴科技革命和产业升级,在产业转型升级的重大战略下对高校提出的工科教育改革与发展的新要求。“新工科”更强调对工科教育面向产业需求,特别是对物联网、人工智能、智能制造、机器人、云计算等相关的专业教育以及多学科交叉融合<sup>[1-3]</sup>。在“新工科”背景下,对工科专业人才更加重视工程实践能力、创新能力以及具备国际化视野和竞争力的高素质复合。这就要求我们必须响应“新工科”计划要求,不断探索新工科课程教学改革,顺应产业技术发展,以培养与新兴科技产业相适应的工科人才。

传统的工科教育仅面向学科导向,只强调对本科生建立所学的学科框架知识,对科技新技术的发展不敏感<sup>[4-5]</sup>。因此,教材与教学相对工程技术应用滞后。这也造成了大量毕业生对企业来说,几乎需要从零基础开始培训。从而增加了企业的用人成本,降低了对本科层次人才引进的意愿。

EDA(Electronic Design Automation,电子设计自动化)发展至今,已经融合了图形学、计算数学、微电子学、材料学、人工智能等多交叉学科,是集成电路产业的“基石”。作为 EDA 应用技术之一的 FPGA(Field-Programmable Gate Array,现场可编程门阵列)技术,仗“低功耗高吞吐率”之功,挟“快速并行处理”之威,已然在高速接口设计、数字信号处理、视频图像处理、人工智能、IC 设计、通信系统等六大领域高歌猛进。随着以 Xilinx 公司为代表的 FPGA 制造商推出的软硬件全编程 SOC 平台(如 ZYNQ-7000 等系列芯片),FPGA 的开发也从传统的 Verilog/VHDL 语言逻辑设计迈向了软硬件协同开发——ARM + FPGA 模式<sup>[6-7]</sup>。这种将 RAM 与 FPGA 结合,可装载操作系统的软硬件开发环境,成为一种软件串行执行与硬件并行执行的全面可编程实现过程。越来越在嵌入式设计,特别是人工智能领域应用中大放异彩。

收稿日期:2022-06-30;修回日期:2022-09-26

基金项目:教育部产学研合作协同育人项目(202101108001)

作者简介:叶勇(1988—),男,博士,讲师,主要从事嵌入式系统相关的教学和研究工作, E-mail:yongye@ahu.edu.cn



全球化芯片产业的设计趋势。国内起步较晚,在芯片设计、EDA 软件开发方面与国外仍有很大差距。从思想上激发学生愿意;

2)课程体系:单一的课程学习无法真正掌握 EDA 技术,需要形成闭环的课程体系,渐进递推式学习,巩固和完善学生的知识,锻炼学生运用 EDA 技术的实践与创新能力;

3)课程教学:将传统以老师为中心的教学模式改为以学生发展为中心的教学模式,通过翻转课堂等形式,让学生主动学习,共同解决问题,进而获得更高层次知识。此外,改进教学内容与考核方式,让学生更多机会参与实验与实践,更加适合不同层次学生的学习需求。

## 2.2 闭环教学体系的构建

“EDA 技术”是一门综合性很强的课程,同时实操性要求较高。这就要求学生有意愿投入大量时间进行基础知识学习和动手实践。想要达成这一目标,除了学生自身素养外,也需要对教学课程、课外创新实践等环节合理安排,正确地引导学生在庞杂的各种线上线下学习资源中找到合适的学习之路,并适时地通过创新实践来锻炼学生的 EDA 综合设计与创新能力。为培养全面的、实践能力强的 EDA 技术工程师,本文构建了闭环教学体系(如图 2 所示),即理论学习 -> 课程设计 -> 前沿讲座 -> 创新实践 -> 理论学习...

(1)理论学习:指 EDA 课程的学习。EDA 课程内容不仅包含 Verilog 语言,也应该增加 VIVADO 软件、综合性强的实验内容,同时穿插前沿研究知识介绍。理论课的学习场地可由教室改为实验室,可边教学边实验,增强学习趣味性,及时巩固学习知识;

(2)课程设计:通过嵌入式课程设计让学生做综合性的实验,小试牛刀,给予学生动手实践机会;

(3)前沿讲座:教师可以在课中或课外请 FPGA 技术前沿研究的专家学者给大家做最新的 EDA 技术开发与应用的讲座,让学生了解最新行业发展动态;

(4)创新实践:通过宣传、鼓励学生参与各类 EDA 技术应用的比赛,如安徽省机器人大赛嵌入式-单片机与嵌入式系统赛道、大学生创新创业大赛、“互联网+”创新创业大赛、“挑战杯”电子设计大赛等,也可以让学生参与学院教师的课题组的相关项目。通过创新实践丰富与拓展了学生知识面,同时通过大赛观察与总结学生的表现,反馈于授课教师,改进理论教学内容与教学方式。

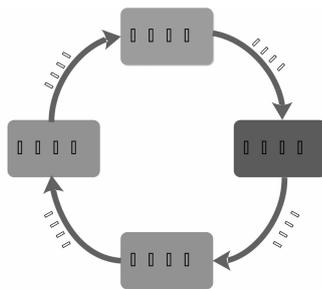


图 2 闭环教学体系

## 2.3 教学方式与考核方式的改进

通常 EDA 课程教学是将理论课与实验课分开进行授课的,理论课开设在前,实验课开设在理论课后 8 周左右。这样的教学安排容易使得很多理论课的相关知识点无法让学生及时硬件实现与验证,让学生参与度减少,降低学生的主动性与积极性,也难以激发学生的兴趣。因此,为了取得更好的教学效果,把教学环境设置为实验室,将理论课与实验课合并,实验用 FPGA 硬件平台摒弃笨重实验箱选用口袋开发板,学生可以随时在课内外进行实验课。在教学过程中增设创新实验及实践活动,学生可以及时通过软件仿真与硬件实验验证 Verilog/VHDL 的语法逻辑、FPGA 内部实现及两种结果差异等,便于提高学生参与度、增加教学趣味性、增强学生对知识点的理解能力和动手能力。也让学生对上课知识点及时消化,做到知识掌握“不过夜”。

其次,将老师为中心的教学模式改为以学生发展为中心的教学模式。通过翻转课堂等方式提高学生参与度,发挥学生的主动能动性。如讲解 PS 端与 PL 端的数据交互,可以提前布置相关任务,让学生提前查阅资料并通过硬件实现。给出 AXI 总线+单端口“BRAM”实现方式、AXI 总线+双端口“BRAM”实现方式、AXI 总线主从实现方式、AXI 总线+“DMA”实现方式、AXI 总线+“VDMA”实现方式等参考方案,可以让学生分组讨论,分别按不同的方式实现,并在下次课上汇报实验实现情况,如不能实现分析并总结可能出现的问题。通过这种翻转课堂让学生成为教学中心,更能激发学生兴趣,加深对所学知识理解,提高文献阅读能力与动手能力。

由于将教学的理论课与实验课合并,考核方式中纳入实验和实践部分的考核,即考核方式分为平时成绩、实验+实践成绩及期末成绩。其中,实验部分主要指 EDA 课程的基础性、认知性实验,如按键控制 LED 灯闪烁实验、全加器与 BCD 数码管显示实验、基于加法器的分频实验、基于 ROM 波形发生器、基于状态机的流水灯指示实验等;实践主

要是指除要求基础的实验外其他综合性强、复杂程度高、驱动代码实现非常复杂的实验,如 UART(或 USB)串口通信实验、RGB TFT-LCD 字符显示实验、HDMI 彩条显示实验、MDIO 接口读写实验、以太网 UDP 测试实验等。平时成绩为考勤及作业,考察学生课堂参与度及学习态度;实验成绩主要考察学生的动手能力,通过编程设计和撰写实验报告培养学生的工程规范化意识;实践成绩主要考察学生的工程实践与创新能力。为了提高大家的积极性,除了教师布置的课外实验外,学生自己的探索性实验计入考核范围,纳入实践成绩。为了提高学生课堂的参与度及激发学生的创新实践能力,提高实验+实践成绩的比重。整体成绩的比重为期末 60%、平时成绩 10%、实验成绩 15%、实践成绩 15%。提高实验与实践成绩的占比,注重培养学生的设计思维、工程思维,提高学生的动手能力与创新能力,契合“新工科”对教学的要求。

#### 2.4 教学内容的设置

学生要想玩转 FPGA 技术,必须完成编程语言、基础知识、开发工具和动手实验四部分内容的学习。在高校减少课时量的背景下,建议课程教学课时设置为 54 学时。选用的 ZYNQ 系列 FPGA 是双核 Cortex-A9 ARM 处理器(PS 端)与传统 FPGA 逻辑部件(PL 端)的组合,以 PS 端为中心,PL 端为外设的设计理念<sup>[6-7]</sup>,需要学习传统的 FPGA 知识外,也得了解 PS 端的运行机制及两者之间的互连。具体的教学内容及课时分配如表 1 所示。

表 1 教学内容课时分配表

教学内容	课时数
基础知识	20
VIVADO 软件	6
PL 端基础实验	10
PL 端进阶实验	8
PS 端实验	8
前沿讲座	4

(1) 基础知识:包括 FPGA 的概述、内部组成结构、Verilog 基本语法、Testbench 语法等介绍。基础知识学习中穿插一些基本语法的小实验,如流水灯、加减法、逻辑运算等;

(2) VIVADO 软件:让学生熟练掌握 VIVADO 的使用及仿真验证,包括 VIVADO 安装、使用、在线逻辑分析仪的使用、基于 VIVADO 功能仿真及定制 IP 等操作;

(3) PL 端基础实验:基础实验是培养和考核学生运用 Verilog 基本语法进行基础功能性程序设

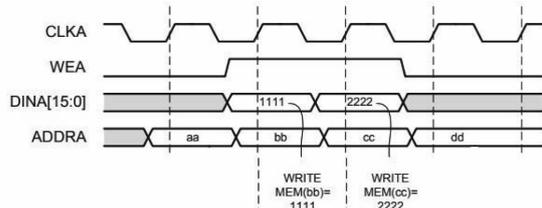
计,如 PWM 呼吸灯、按键消抖实验、模拟计数器、正弦波与三角波发生器、ADC 采集等基础实验。

(4) PL 端进阶实验:进阶类实验主要是锻炼学生的综合实践能力及工程设计能力,包括片内 RAM/ROM 读写测试实验、RS485 串口通信实验、HDMI 输出实验等。进阶性实验中要求建立芯片引脚信号的时序概念,能够读懂复杂的芯片引脚端口定义和时序,并运用 Verilog 语言完成时序设计。

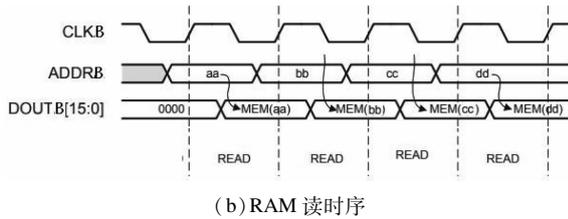
例如在课程中加入的片内 RAM 读写操作案例,学生首先要阅读双端 RAM 模块的端口说明,知道端口哪些是输入哪些是输出管脚,并知道各管脚的功能。片内 RAM 管脚定义如表 2 所示,RAM 的数据写入和读出都是按时钟的上升沿操作的,端口 A 数据写入的时候需要置高 wea 信号,同时提供地址和要写入的数据。如图 3(a)所示为输入写入到 RAM 的时序图。而端口 B 是不能写入数据的,只能从 RAM 中读出数据,只要提供地址就可以了,一般情况下可以在下一个周期采集到有效的数据。可以通过仿真与板级实验对比,验证仿真程序是否与测试程序功能差异。如图 4(a)所示,可以看出地址 1 写入的数据是 0002,在下一个周期,也就是时刻 2,有效数据读出。再将测试程序生成 bitstream,并下载 bit 文件到 FPGA。可以通过 ILA 来观察一下从 RAM 中读出的数据是否为我们初始化的数据。在 Waveform 的窗口设置 r\_addr 地址为 0 作为触发条件,如图 4(b)所示,我们可以看到 r\_addr 在不断的从 0 累加到 1FF,随着 r\_addr 的变化,r\_data 也在变化,r\_data 的数据正是我们写入到 RAM 中的 512 个数据,这里需要注意,r\_addr 出现新地址时,r\_data 对应的数据要延时两个时钟周期才会出现,数据比地址出现晚两个时钟周期,与仿真结果一致。

表 2 双端 RAM 模块端口说明

信号名称	方向	说明	信号名称	方向	说明
clka	in	端口 A 时钟输入	clkb	in	端口 B 时钟输入
wea	in	端口 A 使能	addrb	in	端口 B 地址输入
addra	in	端口 A 地址输入	doutb	out	端口 B 数据输入
dina	in	端口 A 数据输入			

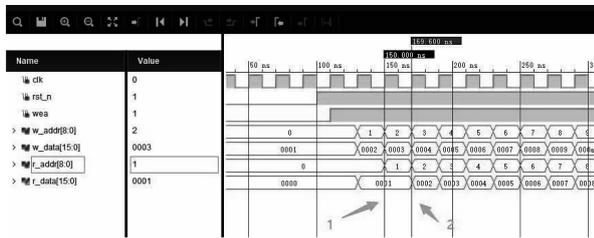


(a) RAM 写时序

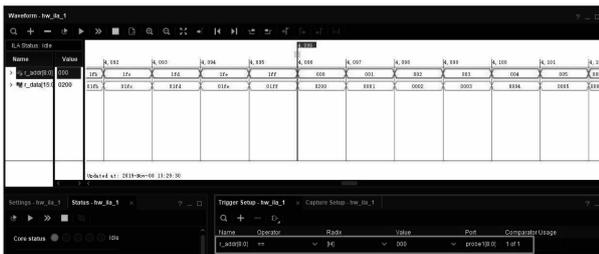


(b)RAM 读时序

图 3 RAM 写时序(a)与读时序(b)



(a)片内 RAM 读写仿真图



(b)片内 RAM 读写板级验证回读数据

图 4 片内 RAM 读写仿真图与板级验证回读数据图

(5) PS 端实验:主要介绍 PS 端与 PL 端的相互关系,PS 端的基本操作流程,安排实验有 Hello word、程序固化、PS 端与 PL 端的数据交互及 GPIO 控制等实验;

(6) 前沿讲座:可以请 EDA 技术的相关专家学者做前沿研究学术讲座,如 FPGA 的 AI 算法应用、硬件可重构算法实现等。让学生了解 EDA 前沿研究,把握行业的新发展,拓展学生知识面,引导更多学生投身 EDA 技术的开发与研究中去。

## 4 结语

在“新工科”教学背景下,围绕国家战略与区域

发展需求,为了培养与行业发展相匹配的工程师,使其能够适应新技术发展,对高校的工科教学提出更高要求。针对 EDA 课程教学,本文提出了基于 ZYNQ 开发板的 EDA 教学改革。基于学情分析,提出构建闭环教学体系,对教学方式与考核方式进行了改进。为了让学生了解 FPGA 技术的发展趋势,在教学内容上增加了 ZYNQ 开发板的 PS 端的教学、VIVADO 软件和实践的教学内容。新的教学改革最终需要在各类创新实践大赛中验证,本次教学改革为后续该课程的教学质量提高提供了参考与实践依据,也让“教”与“学”达到平衡。

## 参考文献

- [1]唐彦君,牛广财,李艳青,等. 新工科背景下校企协同实践教学闭环体系的构建[J]. 农业科技与装备, 2020 (2): 87-88.
- [2]百度百科. 高速数字信号处理技术[EB/OL]. <https://baike.baidu.com/item/高速数字信号处理技术/15526782?fr=aladdin>.
- [3]化工智云. 新时代下的新工科,引领未来发展新方向[EB/OL]. <https://baijiahao.baidu.com/s?id=1716845597197631823&wfr=spider&for=pc>.
- [4]子康,熊兰. 传统数字设计与 FPGA 融合的教学改革与实践[J]. 电气电子教学学报, 2022, 44(1): 13-17. DOI:10.3969/j.issn.1008-0686.2022.01.004.
- [5]周巧喜,李辉. 应用型本科院校 FPGA 课程的教学改革研究[J]. 电脑知识与技术, 2022, 18(3): 133-134, 154.
- [6]聂阳. 基于 Zynq 的嵌入式系统教学研究[J]. 电子测试, 2016(2): 92-93, 79.
- [7]秋荣,王玉啤,王艳庆,等. 面向软硬件协同设计的嵌入式系统教学改革与实践[J]. 实验室研究与探索, 2016, 35(6): 190-193.